

Si ベース原子層ヘテロ接合形成とデバイス応用に関する研究

著者	鄭 永 天
号	3168
発行年	2003
URL	http://hdl.handle.net/10097/8440

氏 名	鄭 永 天
授 与 学 位	博士 (工学)
学位授与年月日	平成 16 年 3 月 25 日
学位授与の根拠法規	学位規則第 4 条第 1 項
研究科, 専攻の名称	東北大学大学院工学研究科 (博士課程) 電子工学専攻
学 位 論 文 題 目	Si ベース原子層ヘテロ接合形成とデバイス応用に関する研究
指 導 教 官	東北大学教授 室田 淳一
論 文 審 査 委 員	主査 東北大学教授 室田 淳一 東北大学教授 大野 英男 東北大学教授 庭野 道夫 東北大学助教授 櫻庭 政夫

論文内容要旨

1. はじめに

情報処理・通信システムの高度化とともに、Si 系半導体デバイスの高性能化・微細化のためのプロセス技術の研究開発にはめざましいものがある。同時に、微細化に伴う局所歪や量子効果顕在化の積極的な制御とエネルギーバンド変調などの新しい半導体材料物性の創生が期待されている[1]。その中で、半導体結晶中に異種物質を原子層状に導入する原子層ドーピング法を用いた局所的なキャリア生成・歪導入制御方法の確立は大きな課題となっている。そこで、本研究では Si 系半導体デバイスの高性能化を念頭において、窒素原子層の $\text{Si}_{1-x}\text{Ge}_x$ 薄膜への導入による Si ベース原子層ヘテロ接合形成とデバイス応用について研究した。

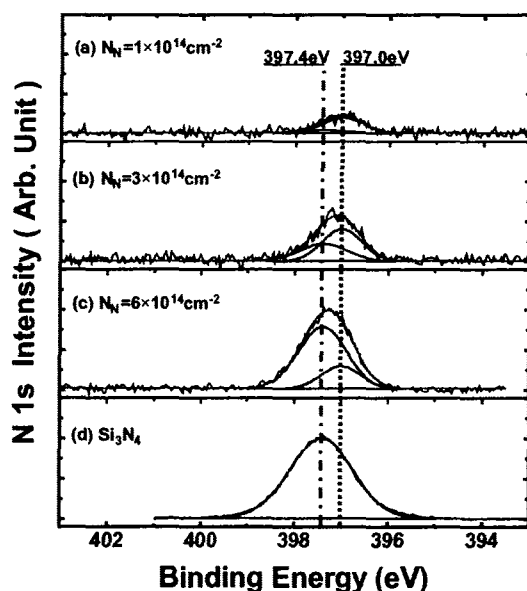


図 1 400°C で原子層窒化した Si 表面での N 1s の XPS スペクトル。窒化した表面の窒化量は(a) $1 \times 10^{14} \text{cm}^{-2}$ 、(b) $3 \times 10^{14} \text{cm}^{-2}$ 、(c) $6 \times 10^{14} \text{cm}^{-2}$ 、(d)は 800°C の減圧 CVD 法で形成した Si_3N_4 である。

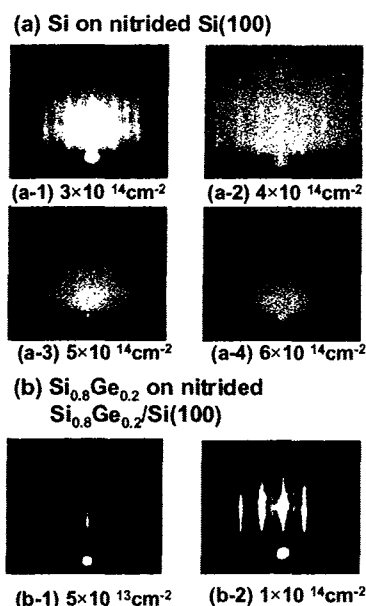


図 2 窒素原子層ドーピングした $\text{Si}_{1-x}\text{Ge}_x$ 薄膜の RHEED 像。(a) 3×10^{14} – $6 \times 10^{14} \text{cm}^{-2}$ 窒化した Si(100) 表面上に成膜した Si 薄膜 (b) 5×10^{13} – $1 \times 10^{14} \text{cm}^{-2}$ 窒化した $\text{Si}_{0.8}\text{Ge}_{0.2}$ (100) 表面上に成膜した $\text{Si}_{0.8}\text{Ge}_{0.2}$ 薄膜。

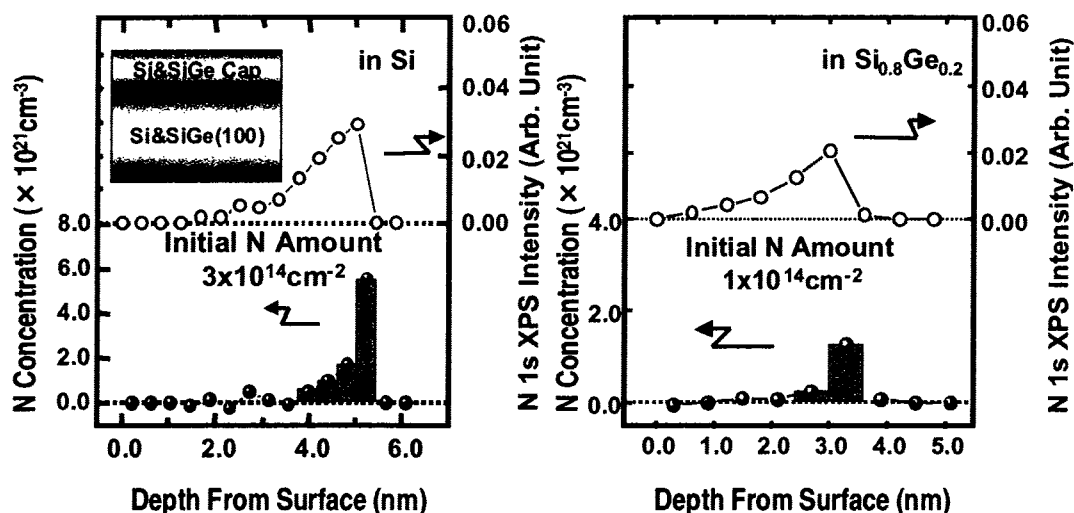


図 3 $1.0 \times 10^{14} \text{cm}^{-2}$ – $3.0 \times 10^{14} \text{cm}^{-2}$ の窒素を原子層ドーピングした Si(左)と $\text{Si}_{0.8}\text{Ge}_{0.2}$ (右)薄膜内の窒素濃度及び N 1s XPS 強度の深さ方向分布。

2. 窒素原子層ドーピングした $\text{Si}_{1-x}\text{Ge}_x$ 薄膜のエピタキシャル成長 [2]

本節では、化学気相成長(Cheical Vapor Deposition)法により、窒素原子層を形成した Si(100)表面上での $\text{Si}_{1-x}\text{Ge}_x$ 薄膜のエピタキシャル成長について述べる。まず、Si(100)の NH_3 による 400°C での原子層窒化について調べた結果から、窒化量の増加にともない、結合エネルギーの高い窒化膜構造になっていくことがわかる (図 1)。また、Si(100)表面窒素量が 0.5 原子層存在しても、 500°C 以下という低温では、成長表面への窒素の偏析が抑制でき、 $\text{Si}_{1-x}\text{Ge}_x$ のエピタキシャル成長が進行すること (図 2)を見いだした。そして、Si 薄膜では厚さ 1.0 nm 以内、 $\text{Si}_{0.8}\text{Ge}_{0.2}$ 薄膜では厚さ 1.5 nm 以内の極薄領域に窒素原子が取り込まれること (図 3)を明らかにした。さらに、多層窒素原子層ドーピングにおける窒素原子層間隔と結晶性・窒素原子結合状態との関係 (図 4)において、さらに窒化量の増加とともに結晶性の劣化が見られることから、原子層窒化における高結合エネルギーの窒化膜成分の増加が薄膜の結晶性劣化の要因であり、窒素原子層ドーピングした $\text{Si}_{1-x}\text{Ge}_x$ 薄膜のエピタキシャル成長過程が窒素原子のない $\text{Si}_{1-x}\text{Ge}_x$ 上で CVD 反応が進行し、窒素原子上をエピタキシャル的に被覆するものとして説明できる。

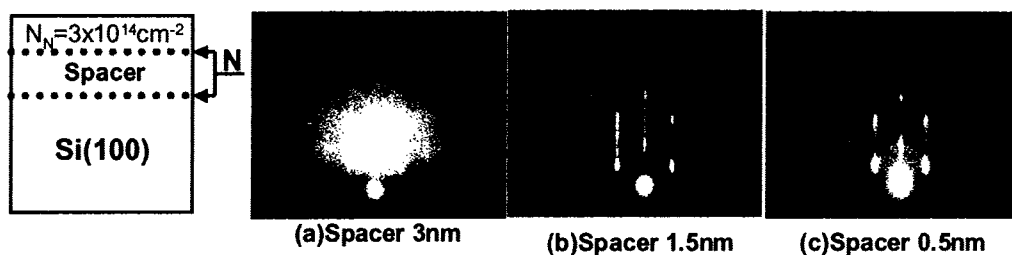


図 4 2 層窒素原子層ドーピング Si 薄膜の RHEED 像。1 層当たりの窒化量は $3 \times 10^{14} \text{cm}^{-2}$ である。スペーサの厚みは(a) 3.0 nm, (b) 1.5 nm, (c) 0.5 nm で、キャップ層の厚みは 5 nm である。

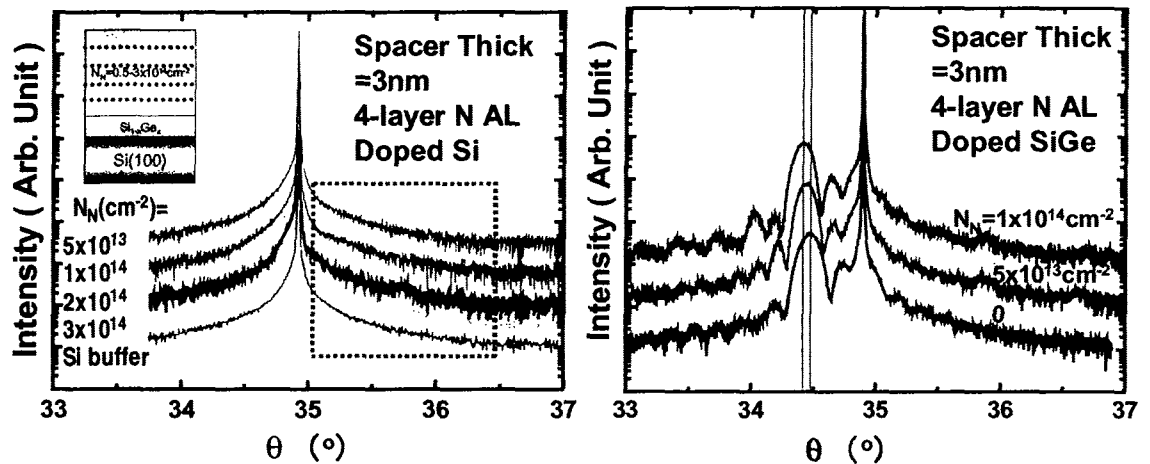


図5 4層窒素原子層ドーピングSi及び歪 $\text{Si}_{0.8}\text{Ge}_{0.2}$ 薄膜のXRDスペクトル。

3. 窒素原子層ドーピングした $\text{Si}_{1-x}\text{Ge}_x$ 薄膜内の窒素原子の挙動

本節では、窒素原子層ドーピング $\text{Si}_{1-x}\text{Ge}_x$ 薄膜中における窒素原子の結合状態とその電気的特性について述べる。窒素原子層ドーピングSi薄膜の場合は窒素が格子位置と格子間位置に存在し、膜に歪を与えている一方、窒素原子層ドーピング歪 $\text{Si}_{0.8}\text{Ge}_{0.2}$ 薄膜の場合は窒素を原子層ドーピングしない場合よりも歪量が増加している(図5)ことから、窒素原子が格子間位置に入っていると考えられる。また、窒素原子層ドーピングSi薄膜のホール効果測定の結果から、Si薄膜中の窒素原子の室温でのドナー活性化率は約0.3%で、そのイオン化エネルギーは約80 meVであること(図6)、 $\text{Si}_{0.8}\text{Ge}_{0.2}$ 薄膜中では窒素原子は格子間位置に取り込まれやすく、ドナー活性化率がきわめて低いことを見いだした。

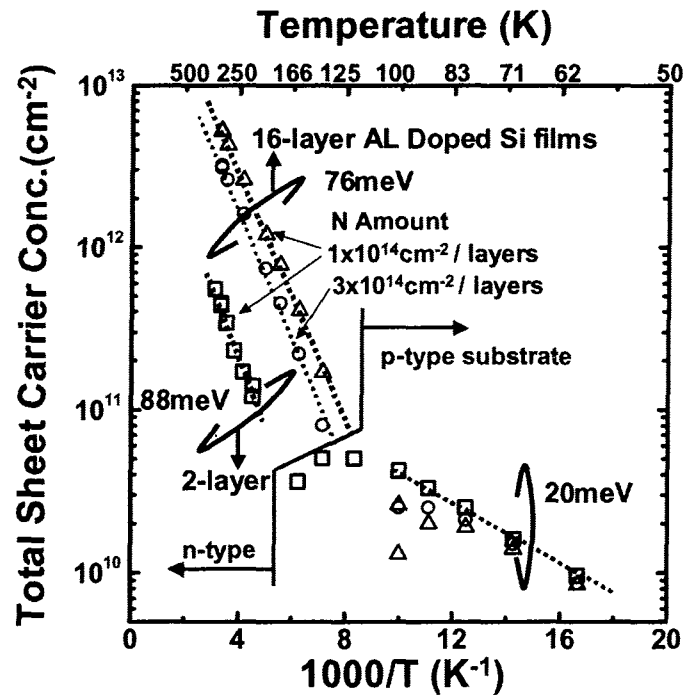


図6 ホール効果測定により求めた2層及び16層窒素原子層ドーピングSi薄膜における総シートキャリア濃度の温度依存性。

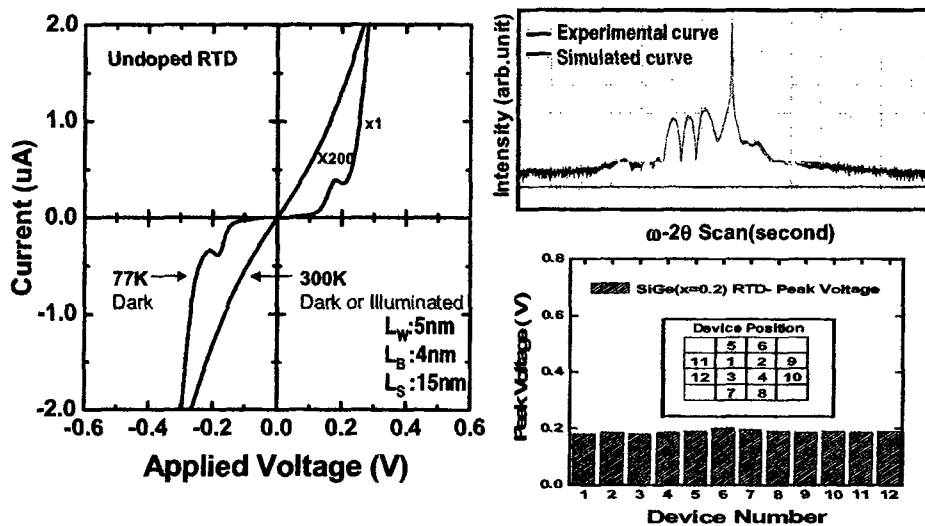


図7 $\text{Si}_{0.8}\text{Ge}_{0.2}/\text{Si}$ 共鳴トンネルダイオードの電流－電圧特性とXRD スペクトル。

4. 窒素原子層ドーピングした $\text{Si}_{1-x}\text{Ge}_x$ 共鳴トンネルダイオードの製作

本節では、ホール注入型 $\text{Si}/\text{Si}_{1-x}\text{Ge}_x/\text{Si}$ ヘテロ構造共鳴トンネルダイオード[4]を製作した結果について述べる。ヘテロ構造形成における結晶欠陥発生を抑制するために、Ge 比率を 0.4 から 0.2 に変化させて最適化を図った結果、77K での共鳴トンネル特性の均一性や再現性を大幅に改善できることがわかった(図7)。さらに、 $\text{Si}_{1-x}\text{Ge}_x$ 量子井戸に窒素原子層を導入して室温で光照射した場合において、電流値の減少とともにピーク／バレー比 2.4 に達する負性抵抗特性の観測に成功した(図8)。このような結果は、Si 系半導体デバイスにおける室温での共鳴トンネル効果発現への可能性を示すものである。

5. まとめ

窒素原子層の $\text{Si}_{1-x}\text{Ge}_x$ 薄膜への導入による Si ベース原子層ヘテロ接合形成とデバイス応用に関する研究を行い、 $\text{Si}_{1-x}\text{Ge}_x$ 薄膜内への窒素原子層導入と窒素原子層ドーピング $\text{Si}_{1-x}\text{Ge}_x$ 薄膜の結晶性、窒素原子の挙動などの特性を明らかにした。さらに、窒素原子層を共鳴トンネル構造に導入により、常温で共鳴トンネル効果を発現する $\text{Si}/\text{Si}_{1-x}\text{Ge}_x/\text{Si}$ ヘテロ構造共鳴トンネルダイオードを実現し、Si 系半導体デバイスの高性能化に不可欠な原子層ドーピング法を用いた局所的なキャリア生成・歪導入制御のための幾つかの重要な指針を得た。

参考文献

- [1] J. Murota, T. Matsuura and M. Sakuraba, Surf. Interface Anal. **34** (2002) 423.
- [2] Y. Jeong, M. Sakuraba and J. Murota, Appl. Phys. Lett. **82** (2003) 3472.
- [3] Y. Jeong, M. Sakuraba and J. Murota, Appl. Surf. Sci., **224** (2004) 197.
- [4] P. Han, M. Sakuraba, Y. C. Jeong, K. Bock, T. Matsuura and J. Murota, J. Crystal Growth **209** (2000) 315.

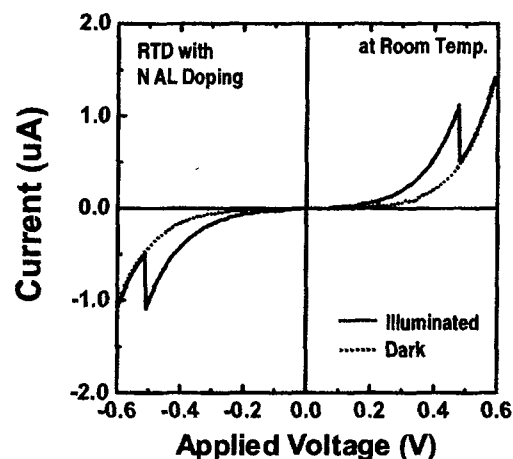


図8 量子井戸に窒素ドーピングした共鳴トンネルダイオードの室温での光照射による電流－電圧特性の変化。

論文審査結果の要旨

情報処理・通信システムの高度化にともない、Si 系半導体デバイスの高性能化・微細化のためのプロセス技術の研究開発にはめざましいものがある。同時に、微細化に伴う局所歪や量子効果顕在化の積極的な制御とエネルギーバンド変調などの新しい半導体材料物性の創生が期待されている。その中で、半導体結晶中に異種物質を原子層状に導入する原子層ドーピング法を用いた局所的なキャリア生成・歪導入制御方法の確立は大きな課題の一つである。著者は、Si 系半導体デバイスの高性能化を念頭において、窒素原子層の $\text{Si}_{1-x}\text{Ge}_x$ 薄膜への導入による Si ベース原子層ヘテロ接合形成とデバイス応用について研究した。本論文は、これらの成果をまとめたもので全文 5 章よりなる。

第 1 章は序論である。

第 2 章では、化学気相成長(Cheical Vapor Deposition)法により、窒素原子層を形成した Si(100) 表面上での $\text{Si}_{1-x}\text{Ge}_x$ 薄膜のエピタキシャル成長について述べている。Si(100) 表面窒素量が 0.5 原子層存在しても、500°C 以下という低温では、成長表面への窒素の偏析が抑制でき、 $\text{Si}_{1-x}\text{Ge}_x$ のエピタキシャル成長が進行することを見いだしている。そして、Si 薄膜では厚さ 1.0 nm 以内、 $\text{Si}_{0.8}\text{Ge}_{0.2}$ 薄膜では厚さ 1.5 nm 以内の極薄領域に窒素原子が取り込まれることを明らかにしている。さらに、多層窒素原子層ドーピングにおける窒素原子層間隔と結晶性・窒素原子結合状態との関係を明らかにしている。そして、そのエピタキシャル成長過程を、窒素原子のない $\text{Si}_{1-x}\text{Ge}_x$ 上で CVD 反応が進行し、窒素原子上をエピタキシャル的に被覆するとして説明している。これらは、 $\text{Si}_{1-x}\text{Ge}_x$ エピタキシャル薄膜への窒素原子層ドーピングを行う上で重要な知見である。

第 3 章では、窒素原子層ドーピング $\text{Si}_{1-x}\text{Ge}_x$ 薄膜中における窒素原子の結合状態とその電気的特性について述べている。Si 薄膜中では窒素原子は格子置換位置に取り込まれやすく、室温でのドナー活性化率は約 0.3% で、そのイオン化エネルギーは約 80 meV であること、 $\text{Si}_{0.8}\text{Ge}_{0.2}$ 薄膜中では窒素原子は格子間位置に取り込まれやすく、ドナー活性化率がきわめて低いことを見いだしている。これらは、窒素原子層ドーピングによる $\text{Si}_{1-x}\text{Ge}_x/\text{Si}$ 系ヘテロ構造中のキャリア濃度や歪量を局所的に高める方法への指針を与えるものである。

第 4 章では、ホール注入型 $\text{Si}/\text{Si}_{1-x}\text{Ge}_x/\text{Si}$ ヘテロ構造共鳴トンネルダイオードを製作した結果について述べている。ヘテロ構造形成における結晶欠陥発生を抑制するために、Ge 比率最適化を図り、77K での共鳴トンネル特性の均一性や再現性を大幅に改善できることを確認している。さらに、 $\text{Si}_{1-x}\text{Ge}_x$ 量子井戸に窒素原子層を導入して常温で光照射した場合においてピーク／バレー比 2.4 に達する負性抵抗特性を見いだしている。これは、室温で動作する $\text{Si}_{1-x}\text{Ge}_x/\text{Si}$ 系共鳴トンネルデバイス実現のための重要な知見である。

第 5 章は結論である。

以上要するに本論文は、 $\text{Si}_{1-x}\text{Ge}_x$ 薄膜への窒素原子層ドーピング法とその物性、並びに共鳴トンネル構造への窒素原子層導入について研究し、Si 系半導体デバイスを高性能化するための幾つかの重要な知見を得たもので、電子工学の発展に寄与するところが少なくない。

よって、本論文は博士(工学)の学位論文として合格と認める。